

MANUFACTURE OF MICROSTRIP CIRCUIT

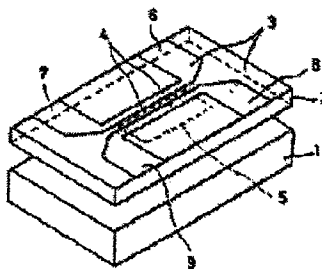
Publication number: JP3295302
Publication date: 1991-12-26
Inventor: ASA MASATO; NAKAJIMA MASAYUKI
Applicant: TOKIMEC INC
Classification:
- international: **H01P5/18; H01P5/16;** (IPC1-7): H01P5/18
- European:
Application number: JP19900096925 19900412
Priority number(s): JP19900096925 19900412

[Report a data error here](#)

Abstract of JP3295302

PURPOSE:To improve the mutual positional precision by forming conductor films on both surfaces of a dielectric, and installing the pattern of a coupling line on the surface of one side and the pattern of a floating conductor on the surface of the other side so as to mutually align these by using said conductor films.

CONSTITUTION:The conductor films are formed on both surfaces of the dielectric 2, and the pattern of the coupling line on the surface of one side and the pattern 5 of the floating conductor corresponding to the coupling part of the coupling line in a floating state are installed respectively. These patterns can be formed by photo-etching technique. Thus, the alignment of the patterns to be formed on both surfaces of the dielectric 2 can be precisely executed by using optical technique, and the high mutual positional precision can be obtained between the coupling line 3 and the floating conductor 5.



Data supplied from the **esp@cenet** database - Worldwide

⑫ 公開特許公報(A) 平3-295302

⑤ Int. Cl.⁵

識別記号

庁内整理番号

⑬ 公開 平成3年(1991)12月26日

H 01 P 5/18

A

7741-5J

審査請求 未請求 請求項の数 2 (全5頁)

⑭ 発明の名称 マイクロストリップ回路の製造方法

⑯ 特 願 平2-96925

⑰ 出 願 平2(1990)4月12日

⑱ 発 明 者 阿 佐 正 人 東京都大田区南蒲田2丁目16番46号 株式会社東京計器内
 ⑲ 発 明 者 中 嶋 政 幸 東京都大田区南蒲田2丁目16番46号 株式会社東京計器内
 ⑳ 出 願 人 株式会社トキメック 東京都大田区南蒲田2丁目16番46号
 ㉑ 代 理 人 弁理士 三品 岩男 外2名

明 細 書

1. 発明の名称

マイクロストリップ回路の製造方法

2. 特許請求の範囲

1. 誘電体の両面に導体膜を形成し、この導体膜

を用いて、一方の面に結合線路のパターンを、
他方の面に、上記結合線路の結合部分にフロー
ティング状態で対応するフローティング導体の
パターンを、それぞれの位置を合わせて設け、
ついで、この誘電体を、誘電体基板上に積層し
て、マイクロストリップ結合線路を構成するこ
とを特徴とするマイクロストリップ回路の製造
方法。

2. 下面側に接地導体が配置される第1の誘電体

の上面に、結合線路導体とフローティング導体
とを両面に対向配置して設けた第2の誘電体を、
該フローティング導体を下側にして積層するこ
とを特徴とするマイクロストリップ回路の製造
方法。

3. 発明の詳細な説明

[産業上の利用分野]

本発明は、ハイブリッド結合器、方向性結合器
等の結合線路の製造方法に係り、特に、マイクロ
ストリップ結合線路により構成されるマイクロス
トリップ回路の製造方法に関する。

[従来技術]

従来、マイクロストリップ結合線路に、フロー
ティング導体(オーバーレイ導体)を用いて結合
度を高めた、いわゆるセミリエントラント構造の
方向性結合器が提案されている。

この方向性結合器は、例えば、第5図に示すよ
うに、第1の誘電体1の上面に、マイクロストリ
ップ結合線路を構成する一対の結合線路導体3、
3を設け、その上に第2の誘電体2を配置し、さ
らに、その誘電体2の上面に、上記結合線路導体
3、3の並行部4と対向する位置にフローティン
グ導体5を設ける構成となっている。

この方向性結合器の製造は、次のように行なわ
れる。まず、誘電体1に結合線路導体3、3を設
け、一方、誘電体2にフローティング導体5を設

けておく。ついで、誘電体1の結合線路導体3, 3上に、接着剤またはボンディングフィルムを用いて、誘電体2を接着する。そして、これらを接地導体(図示せず)上に配置することにより、形成される。

このような構成の結合線路導体3, 3において、その端子部6から信号が入力されると、その信号が端子部7に出力されると共に、端子部8からも出力される。ここで、フローティング導体5により、結合線路導体3, 3の結合度が高められるので、端子部8に出力される信号の比率を大きくすることができる。

[発明が解決しようとする課題]

しかしながら、上記従来の技術は、次のような問題があった。

すなわち、第5図に示すように、結合線路導体3, 3とフローティング導体5とが、それぞれ別の誘電体に形成されるので、両者の位置合わせを、誘電体2を誘電体1に積層する際に行なう必要がある。このため、位置精度を得ることが困難であ

るという問題がある。結合線路導体3, 3の並行部4とフローティング導体5との位置精度は、方向性結合器を目的の特性とするために重要な要素であり、これを無視することができない。

また、誘電体2を誘電体1に積層する際に用いる接着剤またはボンディングフィルムの厚さの影響により、目的とする電気的特性(設計値)を得ることが容易でないという問題がある。

本発明の目的は、結合線路とフローティング導体との対応関係の位置精度が得られ、また、両者の積層間隔が一定で、目的の電気的性能(設計値)が確実に実現できる、マイクロストリップ回路の製造方法を提供することにある。

[課題を解決するための手段]

上記目的を達成するため、本発明は、誘電体の両面に導体膜を形成し、この導体膜を用いて、一方の面に結合線路のパターンを、他方の面に、上記結合線路の結合部分にフローティング状態で対応するフローティング導体のパターンを、それぞれの位置を合わせて設け、ついで、この誘電体を

誘電体基板上に積層して、マイクロストリップ結合線路を構成することを特徴とする。

[作用]

本発明は、誘電体の両面に導体膜を形成し、この導体膜を用いて、一方の面に結合線路のパターンを、他方の面に、上記結合線路の結合部分にフローティング状態で対応するフローティング導体のパターンを、それぞれ設ける。これらのパターンは、通常、フォトリソ技術により形成することができる。このため、誘電体の両面に形成すべきパターンの位置合わせを、光学的な技術を用いて精密に行なうことができる。従って、結合線路とフローティング導体との対応関係について、高い位置精度が得られる。

また、結合線路のパターンとフローティング導体のパターンとが、同一の誘電体の表裏面に対向して形成されるので、両者の積層間隔は、この誘電体の厚さにより決定される。この誘電体を誘電体基板上に接着剤等を用いて積層しても、それによつては、結合線路のパターンとフローティング

導体のパターンとの積層間隔はほとんど影響されない。従って、設計値通りの厚さの誘電体を用いることにより、所望の電気的特性が確実に得られる。

[実施例]

以下、本発明の実施例について、図面を参照して説明する。

第1図および第2図に、本発明の製造方法を方向性結合器の製造に適用した場合の一実施例の構成を示す。

本実施例により製造される方向性結合器は、第1の誘電体1の上面に、結合線路導体3, 3とフローティング導体5とを両面に対向配置して設けた第2の誘電体2を、該フローティング導体5を下側にして積層して構成される。結合線路導体3, 3の端部は、端子部6〜9となり、それぞれ接続端子として用いられる。なお、第1の誘電体1の下面側には、図示していないが接地導体が配置される。

第1の誘電体1および第2の誘電体2は、例え

ば、テフロン等が用いられる。第2の誘電体2に設けられる結合線路導体3、3とフローティング導体5とは、銅等の導体膜により形成される。この結合線路導体3、3とフローティング導体5とは、次のように形成される。

まず、両面に銅等の導体膜が設けられた誘電体2を用い、これらの導体膜の一方に、フォトリジストを塗布し、これに、予め設けたいずれか一方のマスクパターン、例えば、結合線路導体3、3のマスクパターンを介して露光し、しかる後、現像して、目的のパターンの部分を残して、他の部分を溶解除去する。この後、エッチング液を用いてエッチングすることにより、誘電体2に目的のパターン、すなわち、結合線路導体3、3が得られる。

次に、この誘電体2の他方の面について、フォトリジストを塗布し、これに、予め設けた他方のマスクパターン、例えば、フローティング導体5のマスクパターンを介して露光し、しかる後、現像して、目的のパターンの部分を残して、他の

に塗布した後、誘電体を挟んでマスクパターンを配置する。この時、マスクパターンの、誘電体の外形より外側の領域に、位置合わせマークをそれぞれ対応させて設け、このマークを用いて、相互に位置合わせを行なうようにすることができる。また、上述したように、誘電体に貫通孔を設けて、これによりマスクパターンの位置合わせを行なってもよい。

結合線路導体3、3とフローティング導体5とを、このように形成することにより、両者の位置精度を向上することができる。

第1の誘電体1と第2の誘電体2とは、本実施例の場合、それぞれ別個に製作され、第2図に示すように、積層される。この際、接着剤またはボンディングフィルムにより接着される。

本実施例の場合、接着剤塗布面には、結合線路導体3、3が設けられていないので、接着剤が結合線路導体3、3の端子部6〜9に付着して、導通不良を発生するおそれが少ない。従って、歩留まりが向上する。

部分を溶解除去する。この後、エッチング液を用いてエッチングすることにより、誘電体2に目的のパターン、すなわち、フローティング導体5が得られる。

ここで、誘電体2の両面に設けられる導体のパターンの位置合わせは、例えば、誘電体の一部に1または2以上、好ましくは2以上の貫通孔を設けておき、この貫通孔を基準としてそれぞれのマスクパターンの位置決めを行なうことにより、行なうことができる。なお、この貫通孔は、予め大きめに形成した誘電体の隅に設け、製造後に、この貫通孔のある部分を切り落として、誘電体2を目的の形状としてもよい。また、貫通孔と共に、または、貫通孔を設けずに、位置合わせパターンを誘電体2上に予め設けておき、これを用いてマスクパターンの位置合わせを行なうようにしてもよい。

ここで、導体膜のパターンの形成は、誘電体2の両面について、同時に行なってもよい。この場合、フォトリジストを誘電体2の両面の導体膜上

第3図は、本実施例の製造方法により形成される方向性結合器の断面を模式的に示す。

同図に示すように、本実施例の方向性結合器は、第1の誘電体および第2の誘電体に挟まれて、フローティング導体5が配置される。また、フローティング導体5の上方に、これと対向して、第2の誘電体2を介してマイクロストリップ線路を構成する結合線路導体3、3が配置される。

ここで、第3図および第4A図を参照して、本実施例の設計値の一例を示す。

本実施例の方向性結合器は、第4A図に示すように、第1の誘電体1の厚さ $H1=0.79\text{mm}$ 、誘電率 $\epsilon_{r1}=2.10$ 、第2の誘電体2の厚さ $H2=0.05\text{mm}$ 、誘電率 $\epsilon_{r2}=2.10$ 、第2の誘電体2の上方の空間の厚さ $H3=5.00\text{mm}$ 、誘電率 $\epsilon_{r3}=1.00$ 、フローティング導体の幅 $W1=1.50\text{mm}$ 、結合線路導体3、3の並行部4の幅 $W=0.54\text{mm}$ 、その並行部4の間隙 $S=0.50\text{mm}$ として、偶数モードのインピーダンス Z_{oe} および奇数モードのインピーダンス Z_{oo} を求めたところ、 $Z_{oe}=136.80\text{ohm}$ 、 $Z_{oo}=20.00\text{ohm}$ と

なった。また、偶数モードの比誘電率 $\epsilon_{r,even}$ および奇数モードの比誘電率 $\epsilon_{r,odd}$ を求めたところ、 $\epsilon_{r,even}=1.77$ および $\epsilon_{r,odd}=1.98$ となった。なお、結合線路導体3, 3とフローティング導体5の厚さは、0.018mmとしてある。

このような構成において、通過および結合特性を測定した結果を第4B図に示す。この図から明らかなように、本実施例の方向性結合器によれば、フローティング導体5の作用により強い結合度が得られる。この場合、第1の誘電体1上に接着剤またはボンディングフィルムが積層されても、上記H2の寸法は変化しない。従って、電気的特性について格別の影響を受けることはない。

なお、本実施例において、フローティング導体5を上面側とし、結合線路導体3, 3を下面側として、第2の誘電体2を第1の誘電体1上に積層してもよい。

第6図は、このようにして構成された方向性結合器を示す。また、この方向性結合器について、その設計値の一例を第7A図の表に示し、その通

過および結合特性の測定結果を第7B図のグラフに示す。

これらの図から明らかなように、第6図に示す方向性結合器によっても、フローティング導体5の作用により、第2図に示すものと同様に、強い結合度が得られる。

上記実施例では、方向性結合器の例を述べたが、本発明は、これに限らず、フローティング導体を用いるマイクロ波回路に適用することができる。特に、多数の回路を搭載する集積回路を構成することにも適用することができる。

[発明の効果]

以上説明したように、本発明によれば、結合線路とフローティング導体との対応関係の位置精度が得られ、また、両者の積層間隔が一定で、目的の電気的性能(設計値)が確実に実現できる効果がある。

4. 図面の簡単な説明

第1図および第2図は本発明の製造方法を方向性結合器の製造に適用した場合の一実施例の構成

を示す斜視図、第3図は本実施例により製造される方向性結合器の断面構造を模式的に示す断面図、第4A図は本実施例の設計値の一例を示す表、第4B図は本実施例により製造される方向性結合器の通過および結合特性の測定結果を示すグラフ、第5図はフローティング導体を設けた従来の方向性結合器の一例を示す斜視図、第6図は上記実施例とは結合線路導体とフローティング導体の積層順序を逆にした構成を示す斜視図、第7A図は上記第6図に示す方向性結合器の設計値の一例を示す表、第7B図は上記第6図に示す方向性結合器の通過および結合特性の測定結果を示すグラフである。

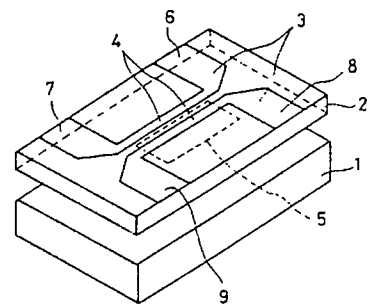
1…第1の誘電体、2…第2の誘電体、3…結合線路導体、4…並行部、5…フローティング導体、6～9…端子部。

出願人 株式会社 東京計器

代理人 弁理士 三品 岩 男

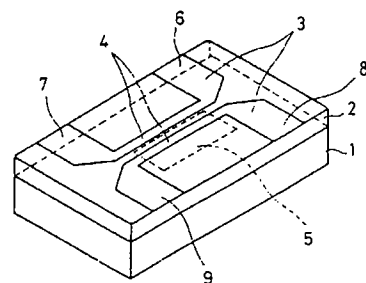
(ほか2名)

第1図

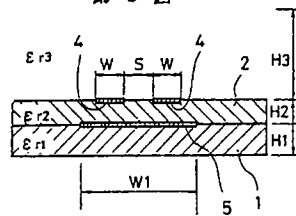


- 1…第1の誘電体
- 2…第2の誘電体
- 3…結合線路導体
- 4…並行部
- 5…フローティング導体
- 6-9…端子部

第2図



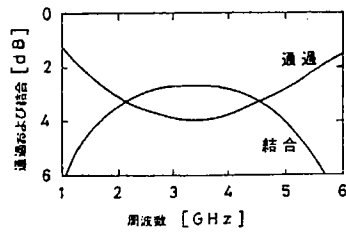
第3図



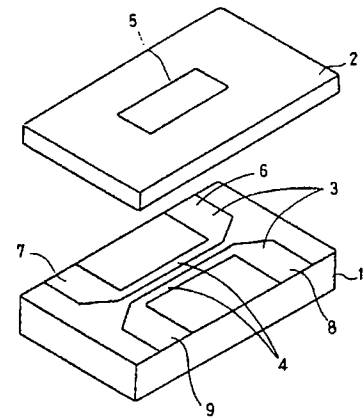
第4A図

Z _{0e} =136.8ohm	ε _{reven} =1. 77	
Z _{0o} = 20. 0ohm	ε _{rodd} =1. 98	
W1=1. 50mm	ε _{r3} =1. 00	H3=5. 00mm
W =0. 54mm	ε _{r2} =2. 10	H2=0. 05mm
S =0. 50mm	ε _{r1} =2. 10	H1=0. 79mm

第4B図

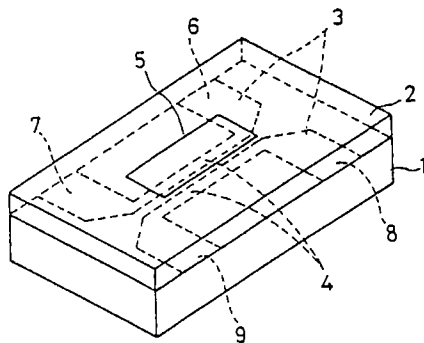


第5図



- 1... 第1の誘電体
- 2... 第2の誘電体
- 3... 結合回路導体
- 4... 並行部
- 5... フローティング導体
- 6~9... 端子部

第6図



- 1... 第1の誘電体
- 2... 第2の誘電体
- 3... 結合回路導体
- 4... 並行部
- 5... フローティング導体
- 6~9... 端子部

第7A図

Z _{0e} =130.5ohm		ε _{reven} =1.82	
Z _{0o} = 19.3ohm		ε _{rodd} =2.09	
W1=1.50mm	ε _{r1} =1.00	H1=5.00mm	
W =0.54mm	ε _{r2} =2.10	H2=0.05mm	
S =0.50mm	ε _{r3} =2.10	H3=0.79mm	

第7B図

